

# Программируемые логические интегральные схемы: обзор архитектур и особенности применения

Что такое ПЛИС, объясните, плиз...

Из вопросов на конференции фирмы «Телесистемы» [www.telesys.ru](http://www.telesys.ru)

Программируемые логические интегральные схемы становятся в последнее время все более распространенной и привычной элементной базой для разработчиков цифровых устройств. Последние годы характеризуются резким ростом плотности упаковки элементов на кристалле, многие ведущие производители либо начали серийное производство, либо анонсировали ПЛИС с эквивалентной емкостью более 1 миллиона логических вентилей. Цены на ПЛИС неуклонно падают. Так, еще год — полтора назад ПЛИС емкостью 100 000 вентилей стоила в Москве, в зависимости от производителя приемки и быстродействия от \$1500 до \$3000. Сейчас такая микросхема стоит от \$50 до \$350, то есть цены упали практически на порядок, и эта тенденция устойчива. Что касается ПЛИС емкостью 10000—30000 логических вентилей, то появились микросхемы стоимостью менее 10 у.е.

В табл. 1 приведена динамика развития рынка ПЛИС (по данным [1])

В связи с этим появляется ряд вопросов, касающихся того, какую элементную базу и как использовать в новых разработках, а также при проведении модернизации существующих систем.

Таблица 1. Объем рынка ПЛИС, млн \$

Область продаж	1994	1995	1996	1997	1998	1999
Военно-промышленная и космическая	43	68	92	119	150	188
Гражданская	684	1125	1598	2146	2823	3673
Итого	727	1193	1690	2265	2973	3868

Рассмотрим особенности выбора элементной базы на примере проектирования устройств цифровой обработки сигналов.

Современные алгоритмы обработки сигналов функционально можно разделить на следующие основные классы.

1. Алгоритмы цифровой фильтрации (в том числе алгоритмы нелинейной, оптимальной, адаптивной фильтрации, эвристические алгоритмы, полиномиальные фильтры, алгоритмы фильтрации изображений и др.). Подробная классификация алгоритмов цифровой фильтрации и перспективы путей реализации алгоритмов на ПЛИС приведены в [2].

2. Алгоритмы, основанные на применении ортогональных преобразо-

ваний (быстрые преобразования Фурье, Хартли, Уолша, Адамара, преобразование Карунена-Лозва и др.).

3. Алгоритмы, реализующие кодирование и декодирование, модуляторы и демодуляторы, в том числе сложных сигналов (псевдослучайных, хаотических и др.).

4. Алгоритмы интерфейсов и стандартных протоколов обмена и передачи данных.

Далее рассмотрим перспективы тех или иных путей реализации алгоритмов ЦОС на базе ПЛИС.

## Реализация алгоритмов ЦОС на базе ПЛИС

Основными достоинствами ПЛИС при использовании их в средствах обработки сигналов являются:

- высокое быстродействие;
- возможность реализации сложных параллельных алгоритмов;
- наличие средств САПР, позволяющих провести полное моделирование системы;
- возможность программирования или изменения конфигурации непосредственно в системе;
- совместимость при переводе алгоритмов на уровне языков описания аппаратуры (VHDL, AHDL, Verilog и др.);

- совместимость по уровням и возможность реализации стандартного интерфейса;
- наличие библиотек мегафункций, описывающих сложные алгоритмы;
- архитектурные особенности ПЛИС как нельзя лучше приспособлены для реализации таких операций, как умножение, свертка и т. п.

В настоящее время быстродействие ПЛИС достигло величин порядка 250–300 МГц, что позволяет реализовать многие алгоритмы в радиодиапазоне.

Рассмотрим историю развития архитектур ПЛИС. В конце 1970 годов на рынке появились ПЛИС, имеющие программируемые матрицы «И» и «ИЛИ». В зарубежной литературе эти

архитектуры носили название FPLA (Field Programmable Logic Array) и FPLS (Field Programmable Logic Sequencers). В те времена отечественная электронная промышленность была еще «на плаву», и вскоре появились отечественные схемы К556РТ1, РТ2, РТ21. Недостаток такой архитектуры — слабое использование ресурсов программируемой матрицы «ИЛИ».

Идя по пути совершенствования такой архитектуры, разработчики ПЛИС предложили более простую и изящную архитектуру программируемой матричной логики (PAL — Programmable Array Logic и GAL — Gate Array Logic). Это ПЛИС, имеющие программируемую матрицу «И» и фиксированную матрицу «ИЛИ». У ПЛИС GAL на выходе имеется триггер. К этому классу относится широкая номенклатура ПЛИС небольшой степени интеграции. В качестве примеров можно привести отечественные ИС КМ1556ХП4, ХП6, ХП8, ХЛ8, ранние разработки (середина-конец 1980-х годов) ПЛИС фирм Intel, Altera, AMD, Lattice и др. Помимо PAL и GAL архитектур были разработаны ПМЛ, имеющие только одну программируемую матрицу «И», например, схема 85С508 фирмы Intel. Другим подходом к уменьшению избыточности программируемой матрицы «ИЛИ» является программируемая макрологика. ПЛИС, построенные по данной архитектуре, содержат единственную программируемую матрицу «И-НЕ» или «ИЛИ-НЕ», но за счет многочисленных инверсных обратных связей способны формировать сложные логические функции. К этому классу относятся, например, ПЛИС PLHS501 и PLHS502 фирмы Signetics, имеющие матрицу «И-НЕ», а также схема XL78С800 фирмы Exel, основанная на матрице «ИЛИ-НЕ».

Перечисленные выше архитектуры ПЛИС, содержащие небольшое число ячеек, к настоящему времени морально устарели и применяются для реализации относительно простых устройств, для которых не существует готовых ИС средней степени интеграции.

Естественно, для реализации серьезных алгоритмов управления или ЦОС они не пригодны.

В начале 1980-х годов на мировой рынок микроэлектронных изделий выходят три ведущие фирмы-производители ПЛИС. В ию-

не 1983 года основана фирма Altera Corporation ([www.altera.com](http://www.altera.com)), в феврале 1984 — компания Xilinx, Inc. ([www.xilinx.com](http://www.xilinx.com)), в 1985 году — Actel Corporation ([www.actel.com](http://www.actel.com)). Эти три компании занимают до 80 % всего рынка ПЛИС и являются основными разработчиками идеологии их применения. Если ранее ПЛИС являлись одним из множества продуктов, выпускаемых такими гигантами, как Intel, AMD и др., то начиная с середины 1980-х годов на рынке ПЛИС преобладает специализация и законодателями мод становятся фирмы, специализирующиеся только на разработке и производстве ПЛИС.

С новыми производителями появились и новые архитектуры. ИС ПМЛ

Таблица 1. Объем рынка ПЛИС, млн \$

	EPM3032A	EPM3084A	EPM3128A	EPM3256A
Логическая емкость, эквивалентных вентиляей	600	1250	2500	5000
Число макроячеек	32	64	128	256
Число логических блоков	2	4	8	16
Число программируемых пользователем выводов	34	66	96	158
Задержка распространения сигнала вход-выход, $t_{pd}$ , нс	04.май	04.май	5	6
Время установки глобального тактового сигнала, $t_{su}$ , нс	3.0	3.0	03.фев	03.июл
Задержка глобального тактового сигнала до выхода, $t_{out}$ , нс	02.авг	02.авг	3.0	03.мар
Максимальная глобальная тактовая частота, $f_{clk}$ , МГц	192.3	192.3	181.8	158.3

имеют архитектуру, весьма удобную для реализации цифровых автоматов. Развитие этой архитектуры — CPLD (Complex Programmable Logic Devices) — ПЛИС, содержащие несколько логических блоков (ЛБ), объединенных коммутационной матрицей. Каждый ЛБ представляет собой структуру типа ПМЛ, то есть программиру-

емую матрицу «И» и фиксированную матрицу «ИЛИ». ПЛИС типа CPLD, как правило, имеют довольно высокую степень интеграции (до 10 000 эквивалентных вентиляей, до 256 макроячеек). К этому классу относятся ПЛИС семейства MAX5000 и MAX7000 фирмы Altera, схемы XC7000 и XC9500 фирмы Xilinx, а также большое число микросхем других производителей (Atmel, Vantis, Lucent и др.). Рассмотрим эту архитектуру на примере ПЛИС

ряд небольших отличий. В таблице приведены основные параметры ПЛИС MAX3000.

Микросхемы семейства MAX3000 выполнены по CMOS EPROM технологии, при соблюдении технологических норм 0.35 мкм, что позволило существенно удешевить их по сравнению с семейством MAX7000S. Все ПЛИС MAX3000 поддерживают технологию программирования в системе (ISP, In-System Programmability) и периферийного сканирования (boundary scan) в соответствии со стандартом IEEE Std. 1149.1 JTAG. Элементы ввода-вывода (ЭВВ) позволяют работать в системах с уровнями сигналов 5 В, 3.3 В, 2.5 В. Матрица соединений имеет непрерывную структуру, что позволяет реализовать время задержки распространения сигнала до 4,5 нс. ПЛИС MAX3000 имеют возможность аппаратной эмуляции выходов с открытым коллектором (open-drain pin) и удовлетворяют требованиям стандарта PCI. Имеется возможность индивидуального программирования цепей сброса, установки и тактирования триггеров, входящих в макроячейку. Предусмотрен режим пониженного энергопотребления. Программируемый логический расширитель позволяет реализовать на одной макроячейке функции до 32 переменных. Имеется возможность задания бита секретности (security bit) для защиты от несанкционированного тиражирования разработки.

Реализация функции программирования в системе поддерживается с использованием стандартных средств загрузки, таких как ByteBlasterMV, BitBlaster, MasterBlaster. Также поддерживается формат JAM.

ПЛИС MAX3000 выпускаются в корпусах от 44 до 208 выводов.

На рис. 1 представлена функциональная схема ПЛИС семейства MAX3000.

Основными элементами структуры ПЛИС семейства MAX3000 являются:

- логические блоки (ЛБ, LAB, Logic Array Blocks);
- макроячейки (МЯ, macrocells);
- логические расширители (expanders), параллельный (parallel) и разделяемый (shareable);
- программируемая матрица соединений (ПМС, Programmable Interconnect Array, PIA);
- элементы ввода/вывода (ЭВВ, I/O control block).

ПЛИС семейства MAX3000 имеют четыре вывода, закрепленных за глобальными цепями (dedicated inputs). Это глобальные цепи синхронизации сброса и установки в третье состояние каждой макроячейки. Кроме того, эти выводы можно использовать как входы или выходы пользователя для «быстрых» сигналов, обрабатываемых в ПЛИС.

Как видно из рис. 1, в основе архитектуры ПЛИС семейства MAX3000 лежат логические блоки, состоящие из 16 макроячеек каждый. Логические блоки соединяются с помощью программируемой матрицы соединений. Каждый логический блок имеет 36 входов с ПМС.

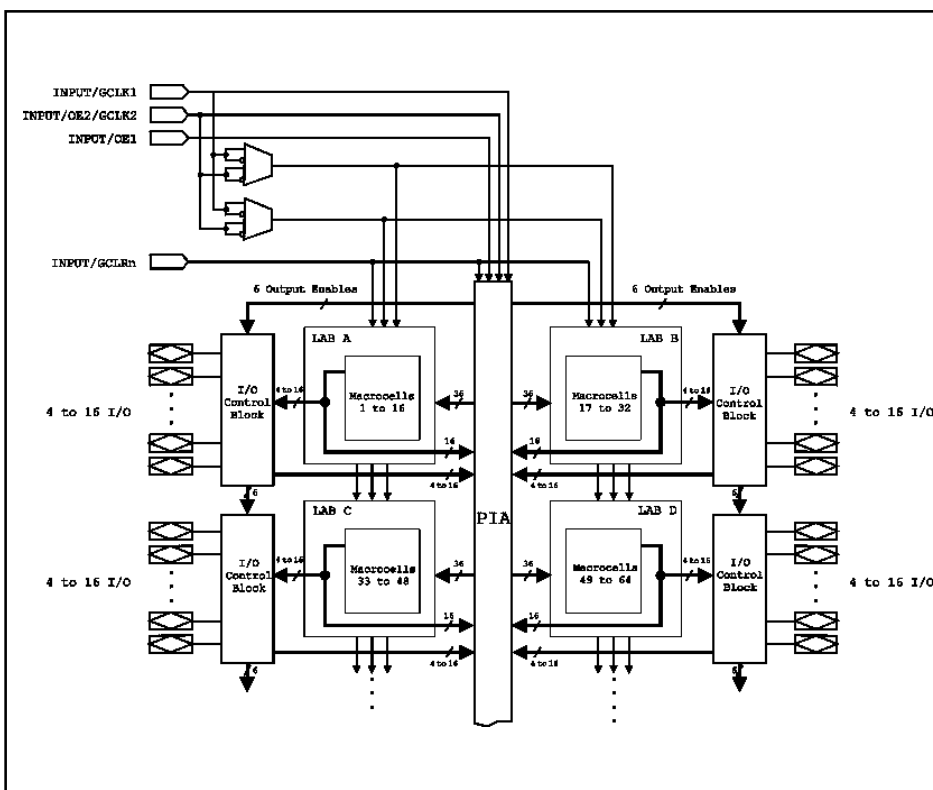


Рис. 1. Функциональная схема ПЛИС семейства MAX3000

емую матрицу «И» и фиксированную матрицу «ИЛИ». ПЛИС типа CPLD, как правило, имеют довольно высокую

степень интеграции (до 10 000 эквивалентных вентиляей, до 256 макроячеек). К этому классу относятся ПЛИС семейства MAX5000, однако имеется

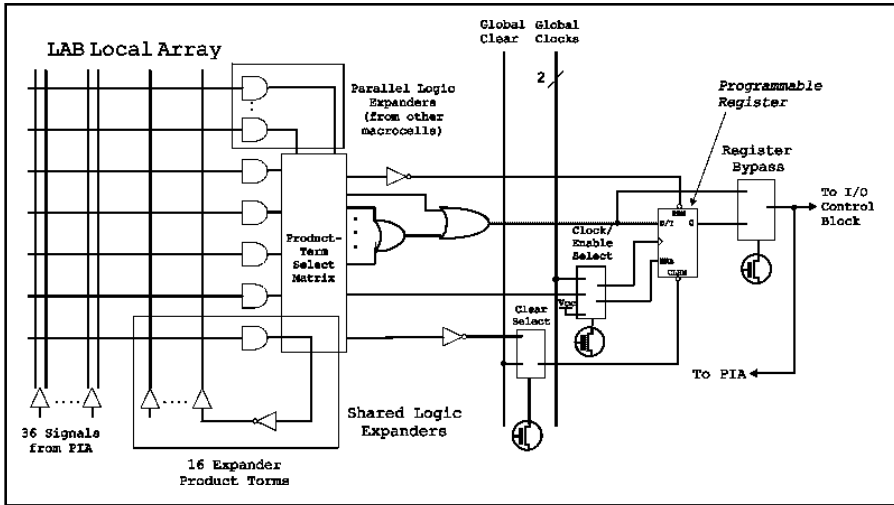


Рис. 2. Структурная схема макроячейки ПЛИС семейства MAX3000

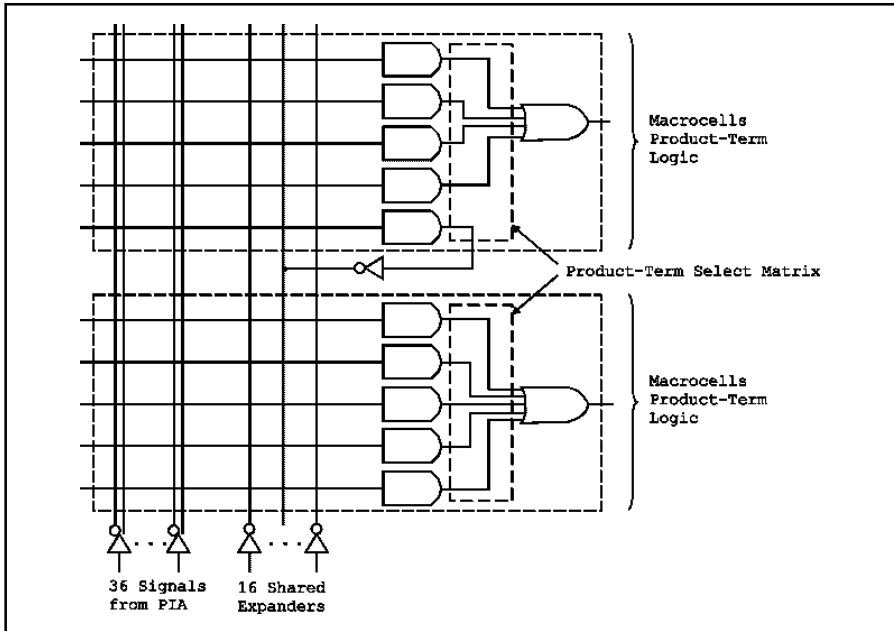


Рис. 3. Разделяемый логический расширитель

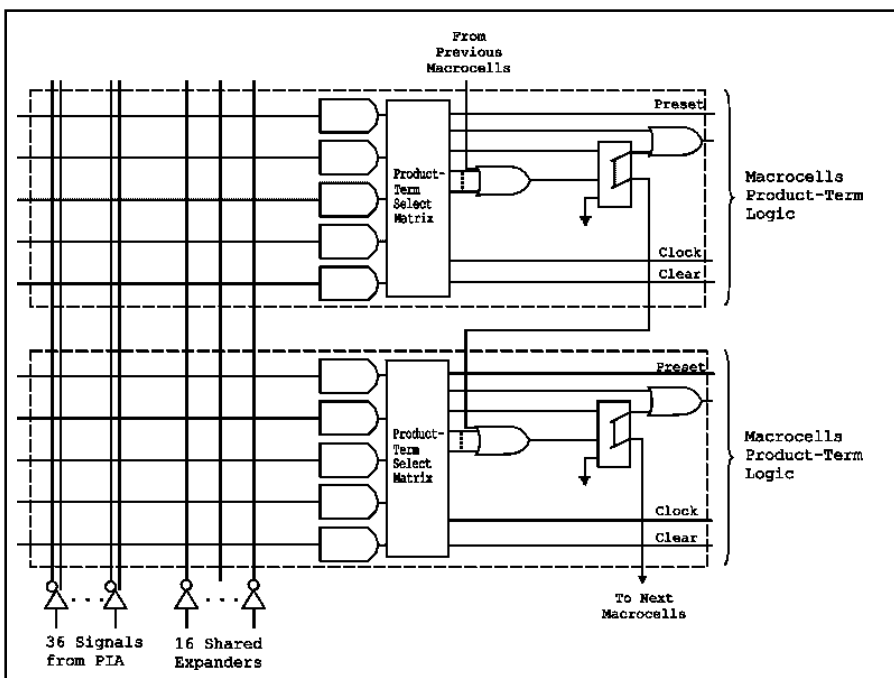


Рис. 4. Параллельный логический расширитель

На рис 2. приведена структурная схема макроячейки ПЛИС семейства MAX3000.

МЯ ПЛИС семейства MAX3000 состоит из трех основных узлов:

- локальной программируемой матрицы (LAB local array);
- матрицы распределения термов (product-term select matrix);
- программируемого регистра (programmable register).

Комбинационные функции реализуются на локальной программируемой матрице и матрице распределения термов, позволяющей объединять логические произведения либо по ИЛИ (OR), либо по исключающему ИЛИ (XOR). Кроме того, матрица распределения термов позволяет скоммутировать цепи управления триггером МЯ.

Режим тактирования и конфигурация триггера выбираются автоматически во время синтеза проекта в САПР Max+Plus II в зависимости от выбранного разработчиком типа триггера при описании проекта.

В ПЛИС семейства MAX3000 доступно 2 глобальных тактовых сигнала, что позволяет проектировать схемы с двухфазной синхронизацией.

Для реализации логических функций большого числа переменных используются логические расширители.

Разделяемый логический расширитель (рис. 3) позволяет реализовать логическую функцию с большим числом входов, представляя возможность объединить МЯ, входящие в состав одного ЛБ. Таким образом, разделяемый расширитель формирует терм, инверсное значение которого передается матрицей распределения термов в локальную программируемую матрицу и может быть использовано в любой МЯ данного ЛБ. Как видно из рис. 3, имеется 36 сигналов локальной ПМС, а также 16 инверсных сигналов с разделяемых логических расширителей, что позволяет в пределах одного ЛБ реализовать функцию до 52 термов ранга 1.

Параллельный логический расширитель (рис. 4) позволяет использовать локальные матрицы смежных МЯ для реализации функций, в которые входят более 5 термов. Одна цепочка параллельных расширителей может включать до 4 МЯ, реализуя функцию 20 термов. Компилятор системы Max+Plus II поддерживает размещение до 3-х наборов не более 5 параллельных расширителей в каждом.

На рис. 5 приведена структура программируемой матрицы соединений.

На ПМС выводятся сигналы от всех возможных источников: ЭВВ, сигналов обратной связи ЛБ, специализированных выделенных выводов. В процессе программирования только необходимые сигналы «заводятся» на каждый ЛБ. На рис 5 приведена структурная схема формирования сигналов ЛБ.

На рис. 6 приведена схема элемента ввода-вывода (ЭВВ) ПЛИС семейства MAX3000. ЭВВ позволяет организовать режимы работы с открытым коллектором и третьим состоянием.



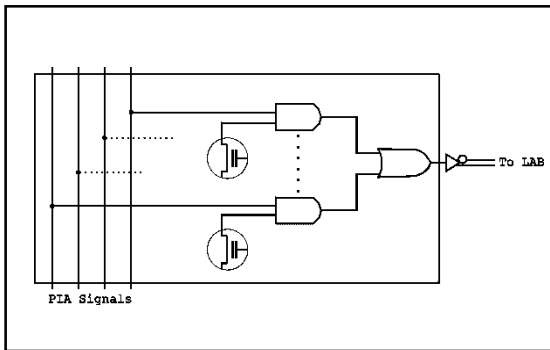


Рис. 5. Структура ПМС ПЛИС семейства MAX3000

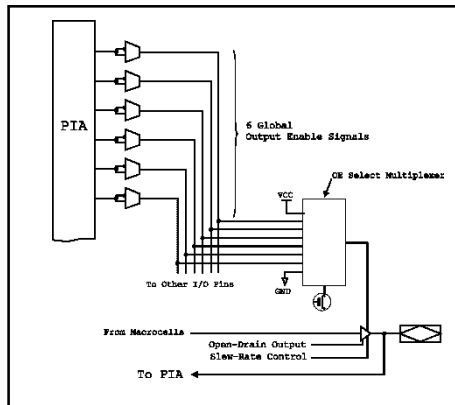


Рис. 6. Элемент ввода-вывода

Литература

1. Вицын Н. Современные тенденции развития систем автоматизированного проектирования в области электроники // Chip News, № 1, 1997. С. 12–15.
2. Губанов Д. А., Стешенко В. Б., Храпов В. Ю., Шипулин С. Н. Перспективы реализации алгоритмов цифровой фильтрации на основе ПЛИС фирмы ALTERA // Chip News, № 9–10, 1997, с. 26–33.

Владимир Стешенко,  
Москва

# Конструкторы Velleman — для начинающих и не только

*В советские времена отечественная промышленность выпускала довольно много, хотя и убогих, но все-таки работоспособных радиоконструкторов для начинающих. Их примитивность и несовершенство порой давали даже положительный эффект: у каждого, кто сталкивался с ними, сразу же возникало желание внести какие-либо изменения в схему с целью улучшения параметров. Иногда даже получалось так, что купленный радиоконструктор использовался просто как набор дефицитных в то время радиодеталей.*

В наши дни, казалось бы, ситуация должна была в корне измениться. Свободный доступ к современной элементной базе позволяет создавать действительно интересные и относительно недорогие наборы, самостоятельная сборка устройств из которых позволила бы новичкам быстро освоить основы современной схемотехники. Однако, полки магазинов отнюдь не впечатляют нас обилием конструкторов — их там просто нет. Это отражает сегодняшнее отношение к образованию в нашей стране в целом: про него просто забыли, считая, что есть куда более актуальные проблемы.

К счастью, иностранные производители не забывают о том, что подрастающему поколению необходимо на чем-то учиться, и выпускают достаточно широкий спектр радиоконструкторов. Одним из наиболее известных в нашей стране произво-

дителей является фирма Velleman.

В число выпускаемых этой фирмой радиоконструкторов входят как совсем простые наборы, основной целью которых является обучение, так и сложные устройства, имеющие практическое применение. Все выпускаемые наборы условно можно разделить на 10 групп:

- мини-наборы, в состав которых входят совсем простые радиоконструкторы, из которых можно собрать разного рода игрушки, часы и прочие несложные схемы;
- наборы для создания автомобильных устройств; в их состав входят системы зажигания, тахометры, парковочные радары, автосигнализации и прочие автомобильные устройства;
- конструкторы, для создания аудиоустройств; сюда включен широкий диапазон устройств, от простых сирен и генераторов до hi-fi аудиоусилителей;

- интерфейсные модули, предназначенные для управления различного рода нагрузками, шаговыми двигателями и организации интерфейса с персональным компьютером;
- модули, применяемые в радиоконструкторах; сюда входят источники питания, низкочастотные усилители и другие устройства;
- различные автоматы световых эффектов, а также устройства для управления светоизлучающими приборами;
- измерительные устройства; к их числу относятся функциональные генераторы, вольтметры, измерители давления, уровня жидкости, а также устройства индикации измеряемых величин;
- источники электропитания; наборы из этой группы позволяют собрать различные универсальные блоки питания и зарядные устройства для аккумуляторов;
- модули для организации дистанционного управления: инфракрасные и радиочастотные пульты управления и платы приемников к ним;
- таймеры и системы управления, позволяющие организовать включение/выключение устройств по заданному расписанию или в зависимости от показаний датчиков температуры, оборотов электродвигателя и т.п.;
- видео компоненты; эта группа представлена приемником и передатчиком видеосигнала, платой захвата видео для персонального компьютера, а также конвертером композитного видеосигнала в RGB.

Легко заметить, что в спектре продукции фирмы Velleman присутствуют как простые наборы, так и устройства, изготовление которых может заинтересовать даже радиолюбителей со стажем. В России конструкторы Velleman можно купить в магазине «Чип&Дип».

Алексей Сигаев, Тверь  
По материалам сайта  
[www.velleman.be](http://www.velleman.be)